

Power Splitter Circuit に関するアプリケーションノート

設計、シミュレーションとレイアウト

APN-APSS-PowerSplitter

**Apollo Inc.
1057 Main Street West
Hamilton, Ontario L8S 1B7
Canada
Tel: (905)-524-3030
Fax: (905)-524-3050**

www.apollophotonics.com

**(有)ノア コンサルティング
〒709-0854 岡山県赤磐郡瀬戸町江尻 1607 番地
Tel: (0869)-52-5288
Fax: (0869)-52-5278
E-mail : info@noah-c.com**

www.noah-c.com

Disclaimer

In no event should Apollo Inc., its employees, its contractors, or the authors of this documentation be liable to you for general, special, direct, indirect, incidental or consequential damages, losses, costs, charges, claims, demands, or claim for lost profits, fees, or expenses of any nature or kind.

Document Revision: July15, 2003

日本語版:2004 年 1 月 13 日 (加筆修正)

Copyright © 2003 Apollo Inc.

All rights reserved. No part of this document may be reproduced, modified or redistributed in any form or by whatever means without prior written approval of Apollo Inc.

日本語版は Apollo 社の了解のもとに(有)ノア コンサルティング技術スタッフが日本語ユーザのために用意したものであり、許可なく複製、修正並びに再配布をすることはできません。

概要

このアプリケーションノートは、Y分岐を用いて、パワースプリッタをどのように構成しシミュレーションするかの実例を提供するものである。また、この結果はMMIデバイスを用いての同様な機能を実現したものと比較されている。本資料は既に設計されたデバイスを用いて回路を構成し最適設計を行うことに主眼を置いている。APSSは導波路設計からデバイス設計そして回路設計と通しで全ての段階を設計できるプラットフォームである。

本資料には以下の事柄が記載されている。

- 既に定義されているデバイスを用いての回路設計のプロセス
- 回路設計におけるいくつかの課題とその検討
- 光集積回路(PIC)設計に対するコメントと提言
- 2つの例題に対してのシミュレーション結果

Keywords

光集積回路(PIC)、パワースプリッター、コネクタ、曲がり損失、Y-分岐デバイス、MMIデバイス

目次

| | | |
|-----|------------------------------|----|
| 1 | はじめに | 5 |
| 2 | 解析..... | 5 |
| 3 | 設計基準 | 7 |
| 4 | 構造..... | 8 |
| 4.1 | Y分岐を用いてのパワースプリッタの解析 | 8 |
| 4.2 | MMI デバイスによるパワースプリッタの解析 | 11 |
| 5 | 結果..... | 12 |
| 5.1 | Y分岐によるパワースプリッタの結果 | 12 |
| 5.2 | MMI によるパワースプリッタの結果 | 15 |
| 6 | まとめ..... | 17 |
| 7 | 参考文献 | 18 |

1 はじめに

パワースプリッタ回路は光システムでは基本的なオペレーションを行うキー部品である。この回路は、スイッチ、フィルタまたは多重化を行うものである。パワースプリッタ回路はY分岐またはMMIのような基本部品をいくつか組み合わせることで実現可能である。出力が多く要求されれば用いる部品が増加する。この資料ではY分岐を用いて 1×8 のパワースプリッタを構成することに主眼を置くことにする。このプロセスでAPSSの持つすぐれた性能についても披露しよう。

簡単に解析的方法について述べた後、スプリッタ回路設計の条件について記してある。そして、回路構造が検討されている。最後に、MMI による回路と Y 分岐による回路のシミュレーション結果の比較が記されている。

注意: 本資料はY分岐を用いてパワースプリッタプロジェクトを作成しシミュレーションすることが目的であり設計法や最適化に関して検討したものではない。

2 解析

光集積回路(PIC)の設計は光デバイス単体よりも難しい。複雑であると同時にPIC構造のサイズが大きくなるので通常の解析的手法や数値解析手法を用いることは困難となる。例えば、最も強力な数値解析手法であるビーム伝搬法(BPM: Beam Propagation Method)は1つの方向への伝搬を取り扱うのみで反射を考慮することはできない。それゆえに、BPMを回路解析で用いることはできない。正しい回路解析では、組み合わさった幾つかのデバイスが反射によってお互いに影響を及ぼしあうので、反射の考慮は必須である。通常のBPMは他にも限界がある。例えば、2つのデバイスは図1に示すように半円弧のコネクタで接続可能である。通常のBPMではこのようなタイプのコネクタのシミュレーションを行うことはできない。

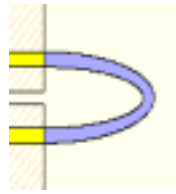


図1．半円弧のコネクタ

光デバイスシミュレーションの他の方法は時間領域有限差分 (FDTD: Finite Difference Time Domain) 法であり、この方法は反射を考慮したものである。しかし、大部分の回路では回路サイズが大きいためこの手法は不向きである。

2つの PIC の実例では2つのタイプの合波器が参考文献[1]と[2]で設計されている。これらの構造を解析するために BPM も FDTD も使うことはできない。他の方法が望まれる。

光デバイスについてもマイクロ波デバイス同様に S パラメータを定義する。S パラメータは次のように定義できる。

$$S_{ij} = \frac{B_i}{A_j}$$

ここで A_j はポート j の入力導波路の係数、 B_i はポート i の出力導波路の係数である。一般的に、 S_{ij} は複素数である。Sパラメータを含む行列はS行列と呼ばれる。それぞれの光デバイスでS行列が計算される。このことで回路を構成するコンポーネントは異なった手法で解析できるようになる。例えば、1つのコンポーネントがFDTDで、もう一つのコンポーネントはBPMといった具合である。

回路のトポロジーをネットワーク法[3]で定義すると、全体のS行列が計算できる。そのためにはコネクタが解析されなければならない。そして、それぞれのコネクタに対するS行列が解析されなければならない。コネクタを解析するのに最

良の方法はシリンドリカル BPM である[4]。既に述べたように、通常のBPMまたはFDTDをこの種のコネクタに適用することはできない。

通常の電気回路やマイクロ波回路と比較して光回路は異なった特性を有し、また制約もある。制約は回路の性能にも影響を及ぼし、設計段階で考慮に入れなければならない。通常の電気回路ではコネクタで気をつけなければならないことは、れいあうとで重なりを避けることだけである。PICの設計では、コネクタの重なりは問題にならず、曲がりとか放射損を考慮しなければならない。コネクタの設計の結果、例えば急激な曲げのために曲げ損失/放射損失が大きいと、光は意図したポートやコネクタには入射せず、意図しない他のデバイスに結合する。もし、この損失をネットワークの解析で取り込むことができなければ、解析結果は正しくなくなる。

3 設計基準

上記で議論した事柄はあらゆるPICの設計に適用できる。パワースプリッタ回路では考慮しなければならない更なる基準がある。それらは以下の事柄である。

- 広帯域- パワースプリッタの波長感度は小さくなければならない。理想としては、波長依存があってはならない。
- 均一分布 - 特殊な応用を除いて、パワースプリッタは全てのポート出力パワーは均一でなければならない。理想としては全ての出力は同一値である。
- 低挿入損失- 挿入損はスプリッタの性能を低下させる。挿入損は小さいほど良い。一般的に、入力パワーの大部分を出力として取り出すには、反射損と放射損も小さいほど良い。
- コンパクト性-パワースプリッタを構成するためにいくつかのデバイスが用いられると回路は大きくなってしまう。コンパクトなデバイスを用いることが重要であり、回路はできるだけコンパクトにしなければならない。その結果として製造コストは下がり、またシステム応用上、他の回路との組み合わせも容易になる。

パワースプリッタには、Y分岐、MMI、スターカップラなどが用いられる。スプリッタへの要求条件によって、設計者は組み合わせを含んでこれらのデバイスを使うことができる。その中でもY分岐は挿入損、サイズ、均一な出力が得られる点などから優れているが、2出力のみである。

それに対して、MMIやスターカップラは多出力が可能である。一方、スターカップラはサイズが大きくなり出力の均一性にも課題がある。均一の出力を得るには、全ての出力ポートはデバイスの中央に位置しなければならない、デバイスの幅が大きくなる。パワースプリッタでは出力ポートは回路の端にあり、通常ファイバと結合するようになっている。このために、不均一特性となり易く本資料ではスターカップラについては記述していない。そして、Y分岐とMMIが比較されている。

4 構造

1×8スプリッタの簡単なトポロジーを考えた。分岐は3段階で実施される。この設計にはY分岐または1×2 MMI を用いた。

回路解析では個々のデバイスの解析結果を利用することができることが利点の一つである。Y分岐またはMMIの設計や解析がなされると回路の幾つかの部分でその結果を使うことができ、この際に余計な計算は発生しない。

4.1 Y分岐を用いたパワースプリッタの解析

図2に示すようにシリコン上のシリカのチャンネル導波路で回路を構成した。チャンネルは矩形でその幅は5 μmとした。示した屈折率は、波長1.5 μmで、温度は25°Cである。後ほど、比較のために波長を変化させるときには、これらの屈折率値も変わる。

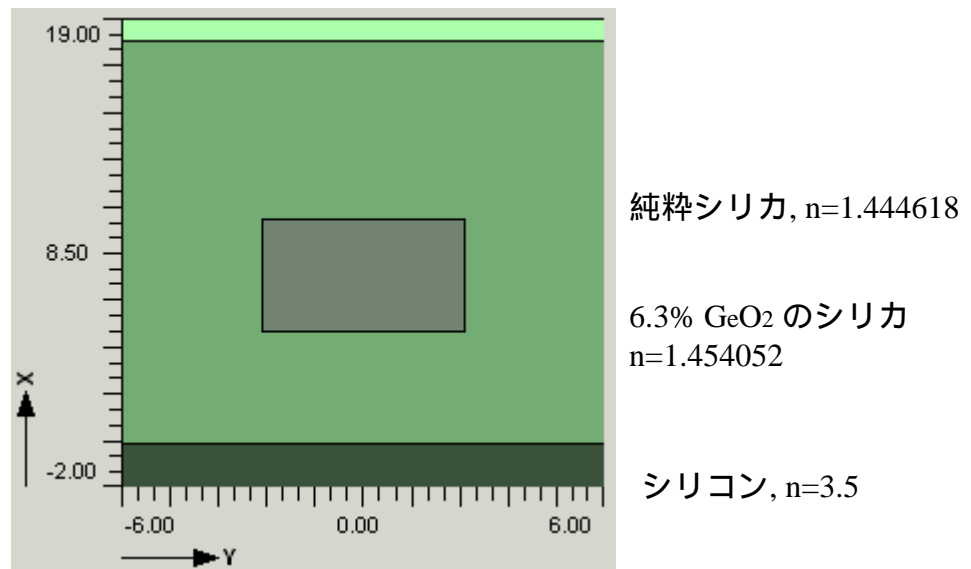


図 2 . 導波路断面

Y分岐はこの導波路で設計された。y=0は導波路プロジェクトとデバイスプロジェクトの座標軸で同じではないことには注意しなければならない。図 2 に示す導波路プロジェクトのy=0は図 3 の中央ポートではy=31に対応している。Y分岐のポート幅は5 μm に設定されている。Y分岐のそれぞれのアームはダブルの円弧からなり一定の曲率を有する曲がり導波路で構成されている。それぞれのアームの長さは900 μm で高さ(y方向の始点と終点の変化量)は20 μm である。構造を上部から眺めたものを図 3 に記す。そして、Y分岐は3次元構造をしている。

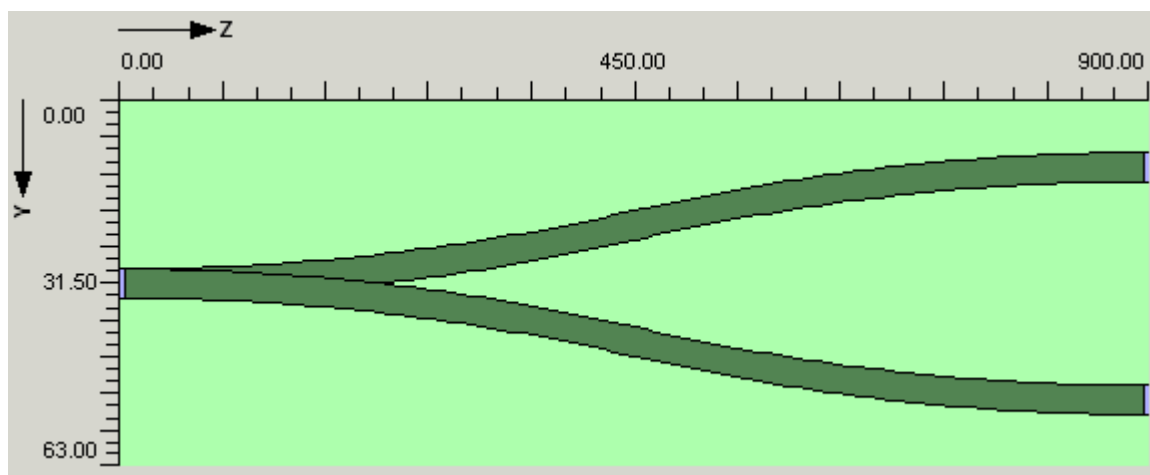


図 3 . Y 分岐デバイス

図4は1×8のY分岐によるスプリッタである。

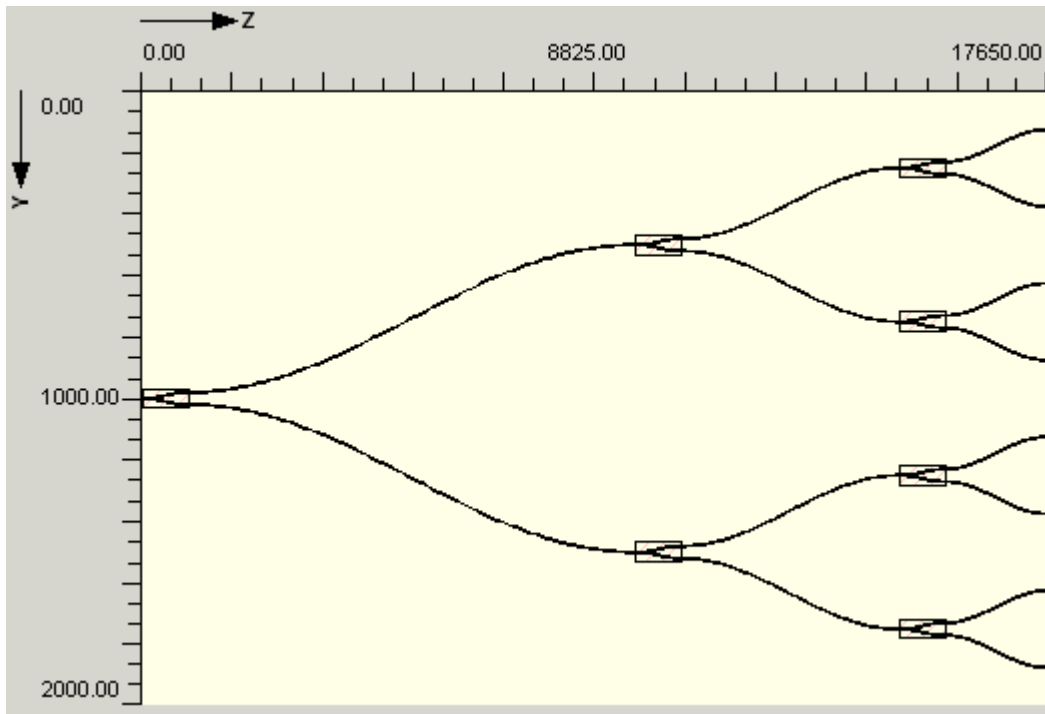


図4 . 1×8 パワースプリッタ

この回路ではY分岐のみの一種類のデバイスで構成されている。このデバイスの最適化が行われ、回路構成デバイスとして用いられている。回路を構成する際に考慮しなければならない事柄がある。この回路はシリコンを基板としたシリカ導波路で構成される。導波路は従来の標準ファイバと良い結合をする。それ故に、出力ポート間隔は少なくとも250 μm は必要である。全ての回路のターミナルは回路レイアウトの端に位置している。

コネクタのロスを無くするために、S字曲がりコネクタでのロスをチェックしなければならない。これは2つの方法で確かめられる。S字構造のデバイスとしてか回路のコネクタとしてかのどちらかである。S字曲がりデバイスでは長さ/高さの比が17以上では波長1.5 μm で損失は0.001以下である。上記の条件を考慮して1

×8のスプリッタを図4のように作成した。Y分岐は広帯域のデバイスなのでその結果としてのパワースプリッタも広帯域となる。

4.2 MMI デバイスによるパワースプリッタの解析

図5に示すように1×2 MMIでも同様な構成をした。このデバイスも図2と同じ導波路で構成される。

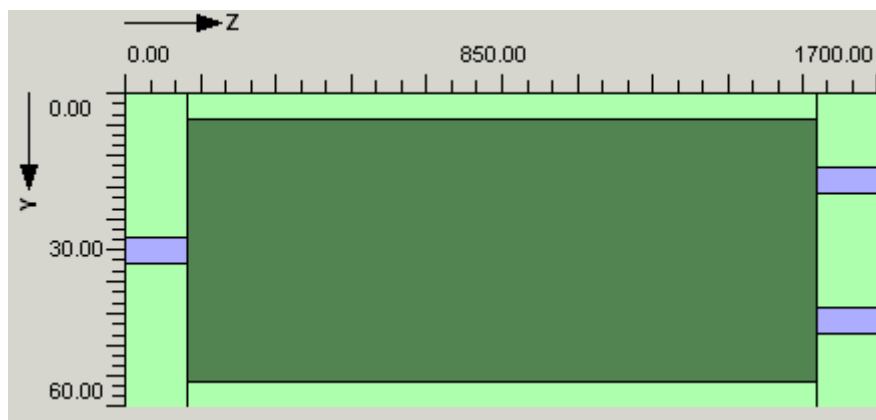


図5 . MMI デバイス

要求されたスプリッタの効果を実現するためにはMMIデバイス長はY分岐より長くならざるを得ない。また、MMIデバイスは挿入損失が大きい。MMIを用いたスプリッタを図6に記す。この回路は図4に示したY分岐での回路と同様な構成である。

注意: 本資料はMMI回路をいかに設計するかについて記すものではない。MMI回路に関するもっと詳しい情報は、他のアプリケーションノートAPN-APSS-MMIを参照されたい。

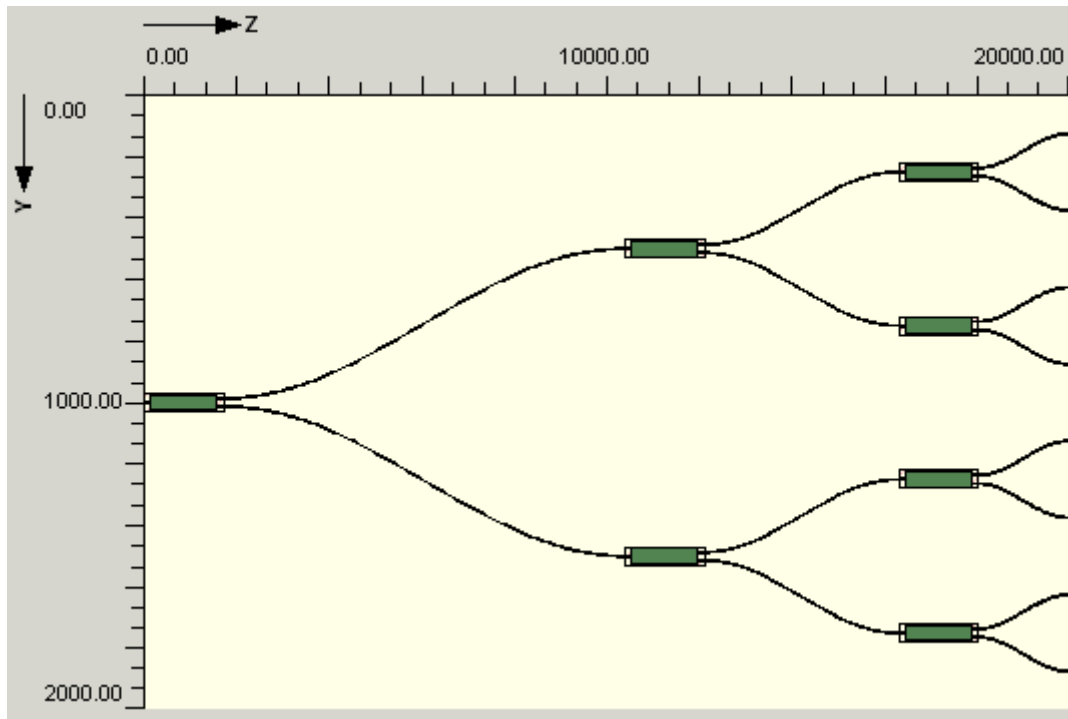


図6 . MMI を用いてのパワースプリッタ

5 結果

本節ではY分岐とMMIを用いて設計したそれぞれのパワースプリッタの性能解析結果についてまとめる。

5.1 Y 分岐によるパワースプリッタの結果

このデバイスはBPMにより解析された。フィールド分布を図7に示す。これは図2に示したように、シリカのチャンネル中央($x=7.75\mu\text{m}$)でのフィールド分布である。

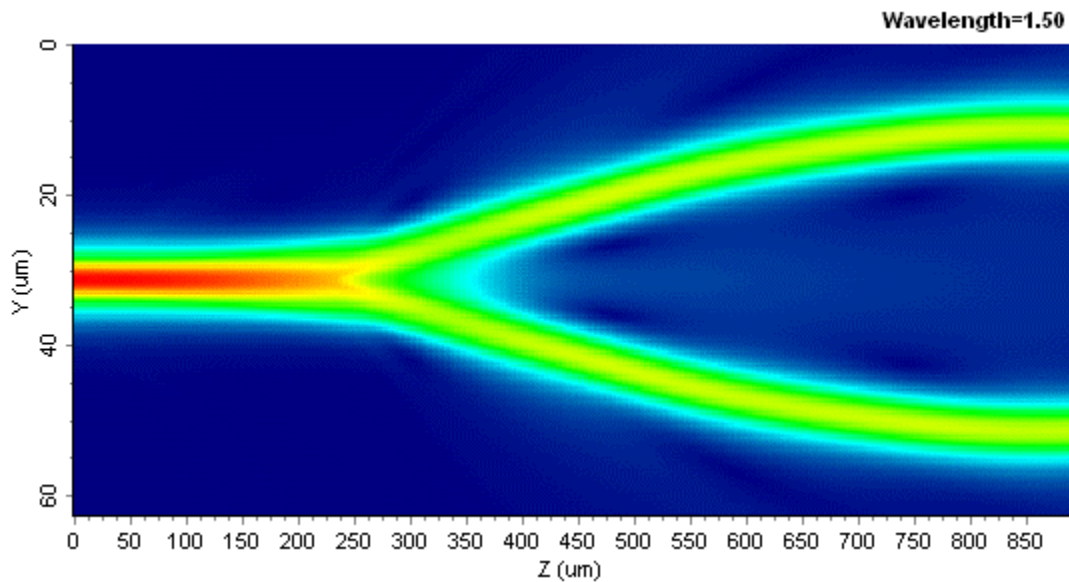


図7．Y分岐のフィールド分布

図8は Y 分岐の2つの出力ポートでの挿入損を示す。2つは期待通り同じ値で、全ての波長にわたって良好に出力が2分配されていることがわかる。

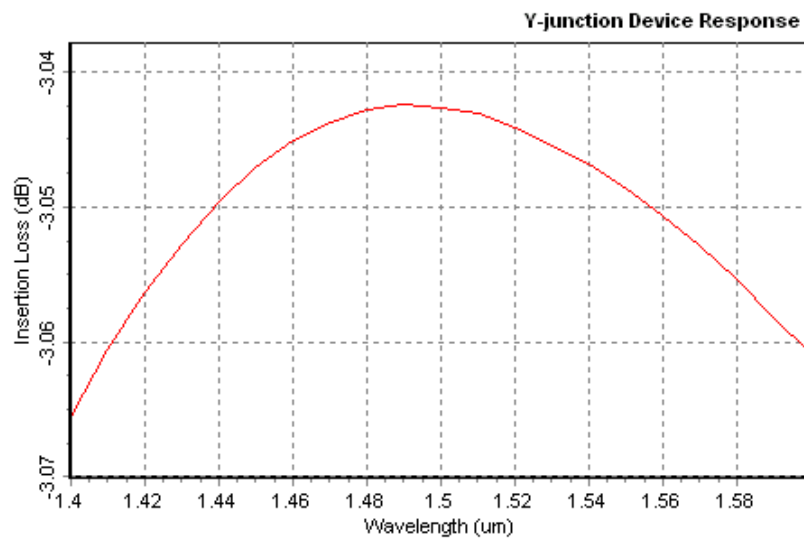


図8．Y分岐の出力ポートにおける挿入損

図9は回路シミュレーション結果での8個の出力ポートでの挿入損特性である。測定値も広い波長範囲にわたって同じ値を示している。全てのY分岐が同じであり、コネクタでのロスは大変に小さいことが知られているので、ここでの結果は

納得できる。従って、Y分岐とそれによって構成された回路は広帯域であることが結論できる。

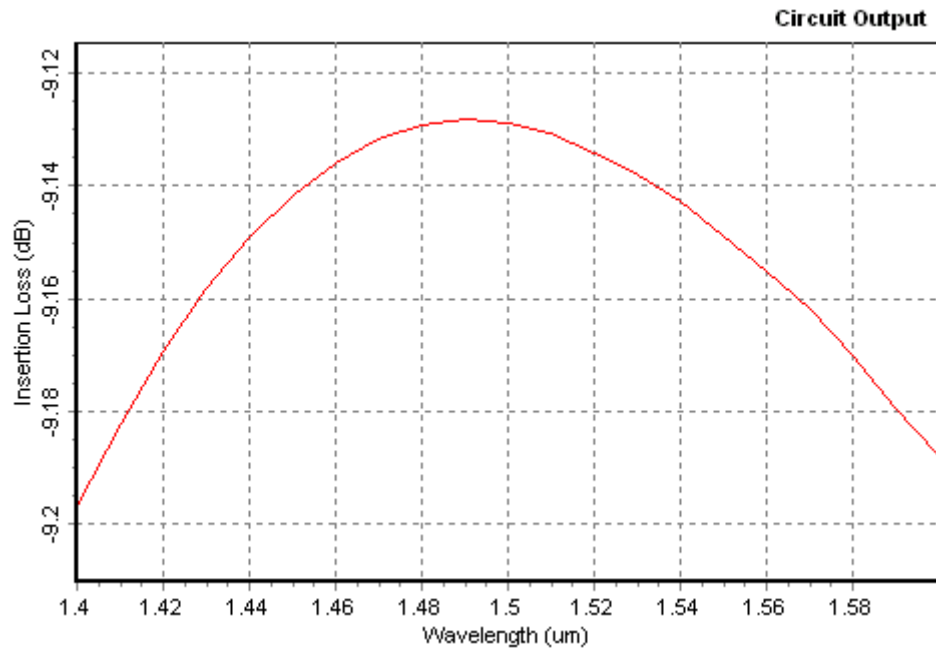


図 9 . 回路出力での挿入損特性

回路解析では全てのコネクタのSパラメータはシリンドリカルBPMで計算される。最終段の出力コネクタの一つの特性を図 1 0 に示す。

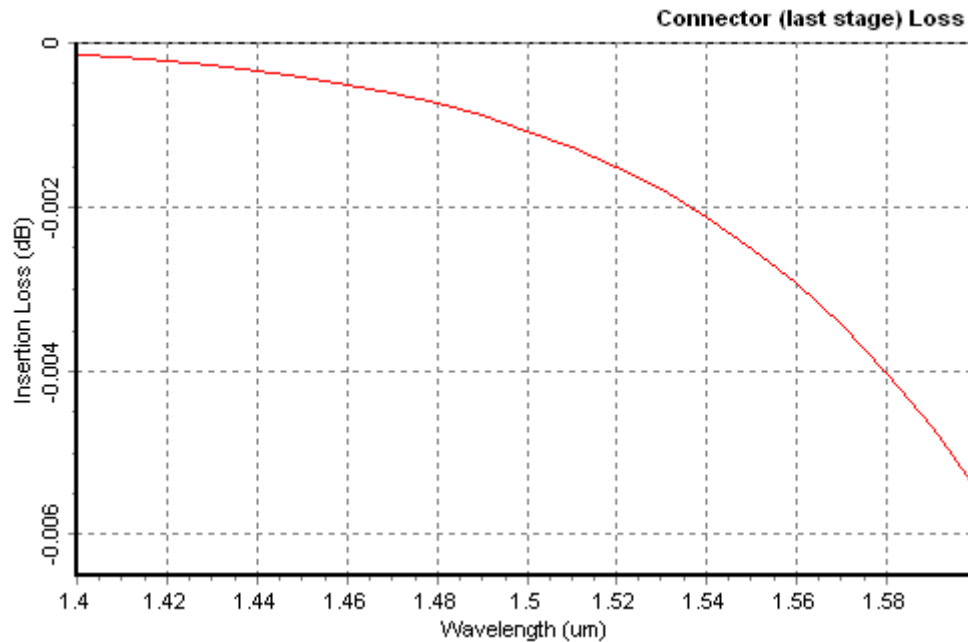


図 1 0 . 出力コネクタの特性

5.2 MMI によるパワースプリッタの結果

図 2 に示した導波路で幅50 μm の1×2 MMIのスプリッタを作成した。APSSは MMIは解析的手法に基づいて長さを求める機能を内蔵している。MMIに関してのより詳細な情報はアプリケーションノートAPN-APSS-MMIを参照されたい。中心波長 1.5 μm ではMMIの長さは1375 μm と評価された。しかし、構造を最適化するためにMMI長は1260 から1560 μm まで、波長は1.4 から1.6 μm までスキャンした。図 1 1 は3つの波長に対するMMI長さ依存性の結果である。この結果、中心波長で考え、1420 nmをMMI長の設計値とした。

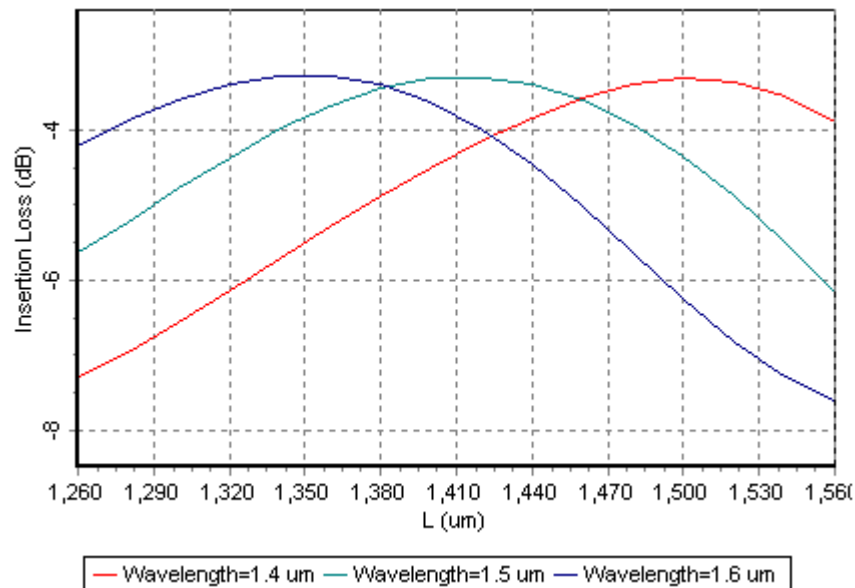


図 1 1 . MMI 特性の波長および MMI 長(L)依存性

L=1420 μ m での MMI の挿入損失を図 1 2 に示す。図 1 2 を図 8 と比較すると MMI は Y 分岐と比較して損失が大きいことがわかった。また、広帯域でもない。

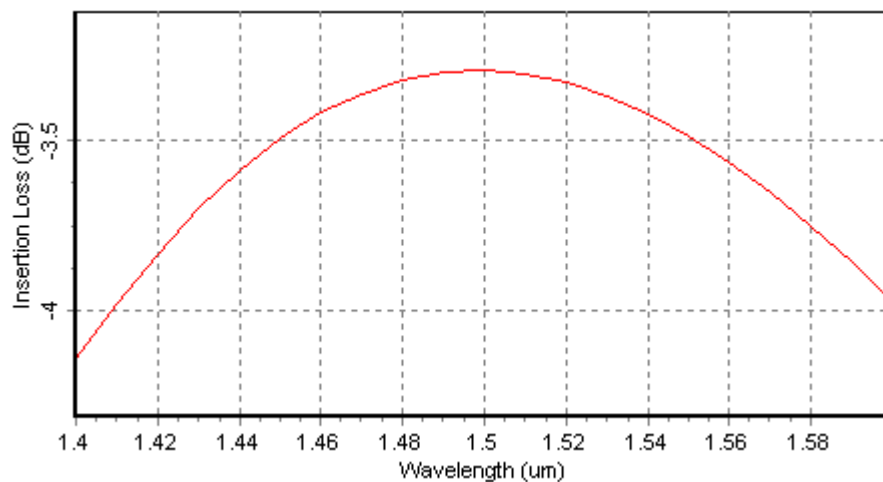


図 1 2 . L=1420 μ m での MMI 応答特性

APSSで評価されたMMIを図6の回路に入れると、図13に示す回路特性としてパワースプリッタの挿入損特性が得られた。

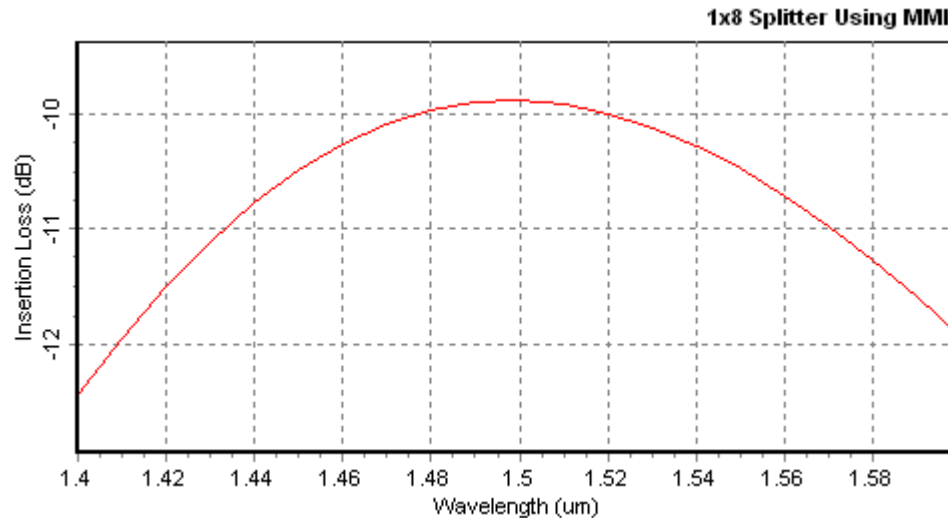


図13．MMIを用いてのスプリッタのシミュレーション結果

2つのスプリッタを比較して、Y分岐の方が、広帯域、低挿入損の観点からMMI型より優れていることがわかった。また、Y分岐の方が寸法も小さいことがわかった。

6 まとめ

本資料では異なるコンポーネントからなる2つの簡単なパワースプリッタの比較を行った。議論したように、光集積回路を設計するに際して、コネクタ型や対応するロスは重要であることがわかった。加えて、個々のサブコンポーネントがFDTDとかBPMなど異なった手法でシミュレーションされていても、最後の回路解析ではこれらの既に解析された結果を用いればいいことがわかった。ユーザにとって使い易いグラフィックインターフェイスのために、APSSでは設計者に以下のような便宜を提供している。— 早くプロジェクトを作成し、シミュレー

ションし、簡単なものから複雑なものまで比較することができる。従って、目的に適って最適な設計を行うことができる。

7 参考文献

1. K. Okamoto et al, “Eight-channel flat spectral response array waveguide multiplexer with asymmetrical Mach-Zehnder filters”, *IEEE Photon. Tech. Lett.*, vol.8,, pp. 373-374, March 1996
2. M.Kohtoku et al, “200-GHz FSR periodic multi/demultiplexer with flattened transmission and rejection band by using a Mach-Zehnder interferometer with a ring resonator”, *IEEE Photon. Tech. Lett.*, vol. 12, pp. 1174-1176, Sept. 2000
3. Computer Aided Design of Microwave Circuits, K.C. Gupta, 1982
4. N. N. Feng, G. R. Zhou, C. L. Xu, and W. P. Huang, “Computation of full-vector modes for bending waveguide using cylindrical perfectly matched layers,” *J. Lightwave Technol.*, vol. 20, pp. 1976- 1980, Nov. 2002.